



2025年度 大川賞受賞者

受賞理由

高性能マイクロプロセッサ・アーキテクチャ、特に命令レベル並列処理、スーパースカラプロセッサ、高精度分岐予測技術に関する先駆的かつ独創的な研究

イェール N. パット博士

学 位 Ph.D.(電気工学、スタンフォード大学、1966年)

生年月日 1939年6月29日

略 歴 1962年 ノースイースタン大学 電気工学理学士号
1963年 スタンフォード大学 電気工学修士号
1966年 同 電気工学博士号
1966-1967年
コーネル大学 電気工学助教授
1967-1969年
アメリカ合衆国陸軍予備役
1969-1976年
ノースカロライナ州立大学 コンピュータ科学准教授
1976-1988年
サンフランシスコ州立大学 数学・コンピュータ科学教授
1979-1988年
UCバークレイ 電気工学・コンピュータ科学客員教授
1988-1999年
ミシガン大学アンアバー校
電気工学・コンピュータ科学教授
1999-2025年
テキサス大学オースティン校
Ernest Cockrell, Jr. Centennial首席工学教授

現 職 1999年現在 テキサス大学オースティン校 電気・計算機工学教授
2011年現在 同 全学卓越教育教授
2025年現在 同 Virginia Cockrell Centennial首席工学教授

受 賞 1962年 全米タウ・ベータ・パイ協会フェロー
1995年 米国電気電子学会 (IEEE) Emanuel R. Pioreメダル
1996年 IEEE / 計算機学会 (ACM) Eckert-Mauchly賞
1999年 IEEE Wallace W. McDowell賞
2000年 ACM Karl V. Karlstrom教育賞
2005年 IEEE Charles Babbage賞
2009年 ベオグラード大学 名誉博士号
2011年 IEEE B. Ramakrishna Rau賞 (初代受賞者)
2013年 IEEE Harry H. Goode賞
2016年 フランクリン協会
ベンジャミン・フランクリン・メダル(計算機・認知科学)

2007-2024年
IEEE / ACM
Test of Time Influential Paper Awardを8回受賞

2003-2011年
IEEE Micro Top Picks論文に7回選出

1986-2012年
Conference Best Paper Awardを9回受賞

1986-2025年
79の国際会議の基調講演に招聘

1985-2019年
77の大学特別講演シリーズに講師として招聘

IEEEおよびACMフェロー
全米工学アカデミー (NAE) 会員 (2014)

主な業績

イェール・パット博士は大学教授として過ごされた60年間に、研究・教育の両面で顕著な実績を積み重ねてこられた。

パット博士の先駆的な研究は、大学院生だった1965年、WOSモジュールから始まった。博士は、当時使用されていた単一トランジスタ NANDゲートよりもはるかに少ない論理素子で信頼性の高いスイッチング回路を実装できることに気づいた。費用を段階的に増やしながらトランジスタを追加し、その素子によって実行される論理機能を構築すればよいと考えたのである。その結果として、非常に強力かつ複雑で、論理的に完全な素子であるWOSモジュールを基本的な構成要素として定義し、1967年の春季合同コンピュータ会議で論文を発表された。

博士の最も重要な研究業績は、それから20年後の高性能マイクロアーキテクチャ (HPS) の発明である。博士課程の学生3名 (ウェンメイ・フー、スティーヴン・メルヴィン、マイケル・シェバノフ) とともに研究

を進め、1985年のマイクロアーキテクチャに関する国際シンポジウム「MICRO 1985」で2件の論文を発表された。

HPSはワイドフェッチとワイドイシュー、命令のマイクロ操作へのデコーディング、アウトオブオーダー実行を組み合わせたものであった。パット博士は、結果をプログラム順にリタイアできるように一時的に格納できる「結果レジスタ」を追加した (他の研究者らがこれを「リオーダーバッファ」と改称した)。順序通りにリタイアできることで、命令セットアーキテクチャ (ISA) の完全性を保持しながら、正確な例外処理が保証された。

パット博士はプログラム内のすべての命令をマイクロ操作から構成されるデータフローグラフで表現した。各命令のデータフローグラフは、それ以前にフェッチされているがまだリタイアされていないすべての命令を含む、より大きなデータフローグラフに統合される。これによりコアは、そのデータフローグラフにはデコードおよび統合済みだがまだリタイアされていない命令のみが含まれるという意味で、「限定された」データフローエンジンとして構築される。

また、パット博士はワイドイシューフェッチと命令のデコードも追加し、マイクロ操作のコアへの供給速度を高めた。データフローグラフによりマイクロ操作そのものが実行を制御できるようになり、複雑な割にはるかに効果の低いグローバルコントローラの必要性がなくなった。

HPSについては、エンジンの複雑さを正当化できるほどの並列性がない、チップ上に実装できるトランジスタの数が不足していると否定する声も多かった。パット博士はこれに対し、データフローがマイクロ操作をスケジューリングするメカニズムを提供する、ムーアの法則によってトランジスタの供給は可能になると反論した。そして、その通りになった。今日、ほぼすべての高性能マイクロプロセッサはHPSが切り開いた道筋を採用している。

しかし、HPSはまだ完成していなかった。当時のマイクロアーキテクチャでは、プロセッサコアに絶えず十分なマイクロ操作を供給することはできなかった。それを実現させるためには非常に積極的で極めて正確な分岐予測器が必要で、HPSはまだこれを備えていなかったのである。

MICRO 1991で、パット博士は学生のツェュー・イエイとともに2レベル動的な分岐予測器を提案した。それまで分岐予測技術は、大きな違いを生まない概念だとして切り捨てられていた。1991年の時点で一般的に使われていた分岐予測器は2ビット飽和カウンターで、予測精度は80%程度であった。つまり、20%は予測を誤り、リカバリー (予測ミスからの回復) が行われるということである。2ビットカウンターは直近の分岐履歴に基づいて予測を行う。パット博士とイエイは、必要なのは直近の履歴ではなく、むしろ現在の分岐の過去数回分の結果であり、その履歴は予測対象の分岐の最新の履歴と同じであると主張した。この変更により予測精度は95%まで向上、予測ミス率は5%に低下し、当時使用されていた分岐予測器と比べて約4倍の性能向上となった。今日、高精度分岐予測技術はあらゆるマイクロプロセッサの重要な一部であり、パット博士とイエイが導入した概念が採用されている。

パット博士は引き続き精力的に研究に取り組まれている。博士課程の学生とともに重要な研究を次々と発表してこられており、たとえばスティーヴン・メルヴィン (1989) と、後にはサンジェイ・パテル (1998) と行ったトレースキャッシュの研究、ジャレッド・スタークとのアウトオブオーダーフェッチの研究 (1999)、オヌール・ムトルとのランアヘッド実行の研究 (2003)、ヘスン・キムとの分岐・統合プロセッサ (diverge-merge processor: DMP) の研究 (2005)、モイン・クレシとのキャッシュ置換の研究 (2007)、アーター・スレマンとの異種プロセッサの研究 (2010)、クバパイとのMorphCoreの研究 (2012)、ファルーク・ギウヴェニールとのページサイズ最適化 (Tailored Page Sizes: TPS) の研究 (2019)、アニケット・デシュムクとの重要性駆動型フェッチの研究 (2023)、チェスター・カイとの実地的なアヘッド分岐予測の研究 (2024) などがある。

ここにイェール・N・パット博士の高性能マイクロプロセッサ・アーキテクチャ、特に命令レベル並列処理、スーパースカラプロセッサ、高精度分岐予測技術に関する先駆的かつ独創的な研究に対し、大川賞を贈呈し、その功績を称えるものである。